

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 11266403
PUBLICATION DATE : 28-09-99

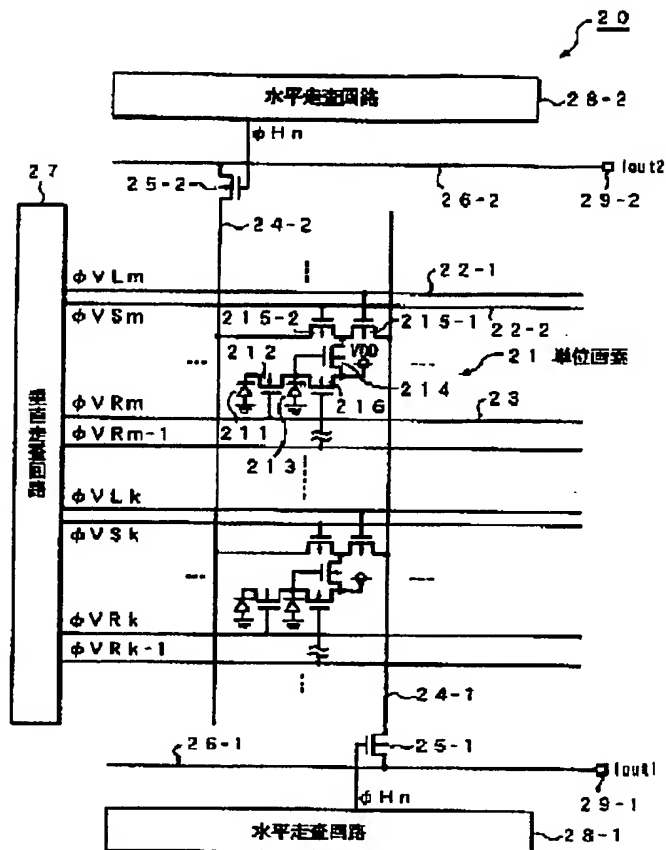
APPLICATION DATE : 18-03-98
APPLICATION NUMBER : 10067966

APPLICANT : SONY CORP;

INVENTOR : YONEMOTO KAZUYA;

INT.CL. : H04N 5/335

TITLE : SOLID-STATE IMAGE PICKUP ELEMENT, ITS DRIVE METHOD AND CAMERA SYSTEM



ABSTRACT : PROBLEM TO BE SOLVED: To eliminate a vertical stripe system noise and to prevent increase in power consumption and deterioration in the S/N.

SOLUTION: A CMOS image pickup element 20 provides an output of a long time storage signal and a short time storage signal through a signal line in one field or one frame and is provided with two output systems as signal output system of pixels, that is, a vertical signal line 24-1, a horizontal selection transistor (TR) 25-1, a horizontal signal line 26-1, and a vertical signal line 24-2, a horizontal selection transistor (TR) 25-2, a horizontal signal line 26-2, and provides an output of a long time storage signal and a short time storage signal from separate output terminals 29-1, 29-2.

COPYRIGHT: (C)1999,JPO

THIS PAGE BLANK (USPTO)

(51)Int.Cl.⁸

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

P

E

審査請求 未請求 請求項の数8 O L (全 9 頁)

(21)出願番号 特願平10-67966

(22)出願日 平成10年(1998) 3月18日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72)発明者 米本 和也

東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

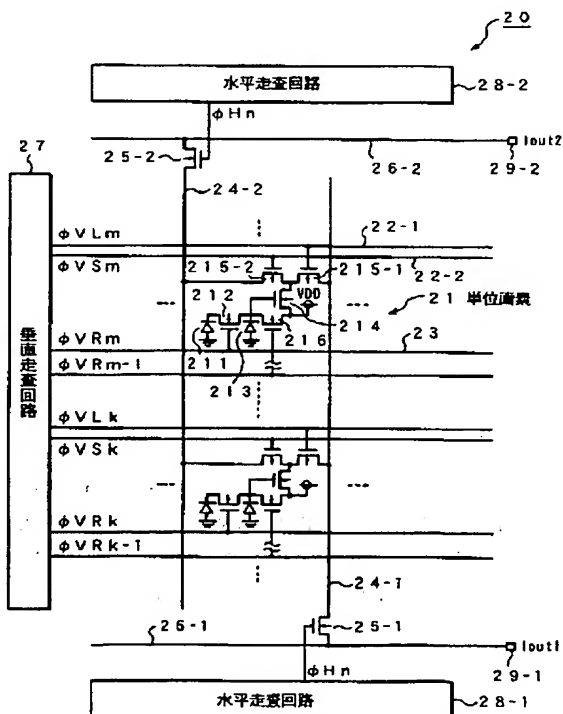
(74)代理人 弁理士 船橋 國則

(54)【発明の名称】 固体撮像素子およびその駆動方法、並びにカメラシステム

(57)【要約】

【課題】 長時間蓄積信号を 1 ライン分出力した後、短時間蓄積信号を 1 ライン分出力すると、水平映像期間中に垂直読み出し走査パルスが立ち上がったたり、2 回の水平走査で得られる長時間蓄積信号と短時間蓄積信号の間にインターバルが生じたりし、これらが画面の中央付近に縦筋状システムノイズとして現れる。

【解決手段】 CMOS 撮像素子 20 において、1 フィールドまたは 1 フレームの中で長時間蓄積信号と短時間蓄積信号を信号線を通して出力し、広ダイナミックレンジ撮像を実現するに当り、画素が信号を出力する出力系として 2 系統の出力系、即ち垂直信号線 24-1、水平選択トランジスタ 25-1 および水平信号線 26-1 と、垂直信号線 24-2、水平選択トランジスタ 25-2 および水平信号線 26-2 を設け、長時間蓄積信号と短時間蓄積信号とを別々の出力端子 29-1、29-2 から出力するようにする。



【特許請求の範囲】

【請求項1】 行列状に2次元配置された複数の画素と、

前記複数の画素の各々に対して長時間蓄積および短時間蓄積の各モードを設定しつつ行方向の走査をなす第1の走査手段と、

前記第1の走査手段による走査により前記複数の画素の各々から前記長時間蓄積に基づく信号が出力される第1の信号線と、

前記第1の走査手段による走査により前記複数の画素の各々から前記短時間蓄積に基づく信号が出力される第2の信号線と、

前記第1、第2の信号線に出力された前記長時間蓄積に基づく信号および前記短時間蓄積に基づく信号に対して列方向の走査をなす第2の走査手段とを備えたことを特徴とする固体撮像素子。

【請求項2】 行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で前記長時間蓄積に基づく信号および前記短時間蓄積に基づく信号を信号線を通して出力する固体撮像素子において、前記長時間蓄積に基づく信号と前記短時間蓄積に基づく信号とを各列ごとに交互に出力することを特徴とする固体撮像素子の駆動方法。

【請求項3】 行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で前記長時間蓄積に基づく信号および前記短時間蓄積に基づく信号を信号線を通して出力する固体撮像素子において、前記長時間蓄積に基づく信号と前記短時間蓄積に基づく信号とを別々の信号線を通して出力することを特徴とする固体撮像素子の駆動方法。

【請求項4】 前記別々の信号線を通して出力される同じ行の前記長時間蓄積に基づく信号と前記短時間蓄積に基づく信号とを同時化することを特徴とする請求項3記載の固体撮像素子の駆動方法。

【請求項5】 行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で前記長時間蓄積に基づく信号と前記短時間蓄積に基づく信号とを各列ごとに交互に信号線を通して出力する固体撮像素子を撮像デバイスとして用いたことを特徴とするカメラシステム。

【請求項6】 行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で前記長時間蓄積に基づく信号と前記短時間蓄積に基づく信号とを別々の信号線を通して出力する固体撮像素子を撮像デバイスとして用いたことを特徴とするカメラシステム。

【請求項7】 前記固体撮像素子から出力される同じ行

の前記長時間蓄積に基づく信号と前記短時間蓄積に基づく信号とを同時化する信号処理回路を有することを特徴とする請求項6記載のカメラシステム。

【請求項8】 前記信号処理回路は、同時化した同じ行の前記長時間蓄積に基づく信号と前記短時間蓄積に基づく信号とを加算することを特徴とする請求項7記載のカメラシステム。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、固体撮像素子およびその駆動方法、並びにカメラシステムに関し、特に画素信号を信号線を通して出力するCMOS撮像素子などのX-Yアドレス型固体撮像素子およびその駆動方法、並びにこれらを用いたカメラシステムに関する。

【0002】

【従来の技術】 CMOS撮像素子などのX-Yアドレス型固体撮像素子では、光電変換によって単位画素に蓄積された電荷量に対してほぼ線形な出力信号が得られ、単位画素に蓄積できる電荷量によって撮像素子のダイナミックレンジが決定される。図6に、撮像素子の入射光量と出力信号量の関係を示す。この入出力特性図から明らかなように、撮像素子のダイナミックレンジは、画素の飽和信号量とノイズレベルで決まることになる。

【0003】 このように、単位画素に蓄積可能な電荷量にはその画素のサイズに応じて限界があることから、この種のX-Yアドレス型固体撮像素子を撮像デバイスとして用いたカメラシステムにおいて、例えば、低輝度の被写体にカメラレンズの絞りを合わせると高輝度の被写体の信号が飽和してしまい、逆に高輝度の被写体にカメラレンズの絞りを合わせると低輝度の被写体の信号がノイズに埋もれてしまうため、画像認識等に要求される広ダイナミックレンジを得ることができないことになる。

【0004】 このため、1フィールドまたは1フレームの中で長時間蓄積信号と短時間蓄積信号とを出力し、これらの信号に基づいて非常に広い範囲の入射光量に対してコントラストのある映像信号を得るようにすることにより、広ダイナミックレンジ撮像を可能としたX-Yアドレス型固体撮像素子が提案されている。ここに、長時間蓄積信号とは長時間蓄積による信号電荷に基づく信号のことを言い、短時間蓄積信号とは短時間蓄積による信号電荷に基づく信号のことを言う。

【0005】

【発明が解決しようとする課題】 しかしながら、従来のX-Yアドレス型固体撮像素子では、図7のタイミングチャートに示すように、長時間蓄積信号を1ライン分出力した後、短時間蓄積信号を1ライン分出力するようにしていたので、水平映像期間中に垂直読み出し走査パルスφVが立ち上がったとき、1水平走査期間中に水平走査回路が2回走査することになることから、その2回の水平走査で得られる長時間蓄積信号と短時間蓄積信号の間

にインターバル（不連続期間）が生じたりし、これらがカメラ信号処理回路に回り込んで、画面の中央付近に縦筋状のシステムノイズとして現れるという問題があった。

【0006】また、同じ水平走査期間中に長時間蓄積信号と短時間蓄積信号とを共通の信号線を通して1個の出力端子から出力するようにしていることから、広ダイナミックレンジ撮像動作を行わない撮像素子に対して、出力信号周波数がほぼ2倍となるため、消費電力が増大したり、SN比が劣化するなどの問題もあった。

【0007】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、縦筋状のシステムノイズを原理的に解消することができるとともに、消費電力の増大やSN比の劣化を防止し得る固体撮像素子およびその駆動方法、並びにカメラシステムを提供することにある。

【0008】

【課題を解決するための手段】本発明による固体撮像素子は、行列状に2次元配置された複数の画素と、これら画素の各々に対して長時間蓄積および短時間蓄積の各モードを設定しつつ行方向の走査をなす第1の走査手段と、この第1の走査手段による走査により複数の画素の各々から長時間蓄積に基づく信号が出力される第1の信号線と、第1の走査手段による走査により複数の画素の各々から短時間蓄積に基づく信号が出力される第2の信号線と、第1、第2の信号線に出力された長時間蓄積に基づく信号および短時間蓄積に基づく信号に対して列方向の走査をなす第2の走査手段とを備えた構成となっている。

【0009】上記構成の固体撮像素子において、1フィールドまたは1フレームの中で長時間蓄積に基づく信号と短時間蓄積に基づく信号を信号線を通して出力し、広ダイナミックレンジ撮像を実現するに当り、長時間蓄積に基づく信号と短時間蓄積に基づく信号とを第1、第2の信号線を通して別々に出力する。これにより、出力信号周波数、即ち撮像素子の駆動周波数を、広ダイナミックレンジ撮像動作を行わない撮像素子と同じにできる。

【0010】本発明による固体撮像素子の駆動方法は、行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で長時間蓄積に基づく信号および短時間蓄積に基づく信号を信号線を通して出力する固体撮像素子において、長時間蓄積に基づく信号と短時間蓄積に基づく信号とを各列ごとに交互に出力するようにする。

【0011】本発明による他の駆動方法は、行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で長時間蓄積に基づく信号および短時間蓄積に基づく信号を信号線を通して出力する固体撮

像素子において、長時間蓄積に基づく信号と短時間蓄積に基づく信号とを別々の信号線を通して出力するようにする。

【0012】本発明によるカメラシステムは、行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で長時間蓄積に基づく信号と短時間蓄積に基づく信号とを各列ごとに交互に信号線を通して出力する固体撮像素子を撮像デバイスとして用いた構成となっている。

【0013】本発明による他のカメラシステムは、行列状に2次元配置された複数の画素の各々に対して、長時間蓄積および短時間蓄積の各モードを設定し、1フィールドまたは1フレームの中で長時間蓄積に基づく信号と短時間蓄積に基づく信号とを別々の信号線を通して出力する固体撮像素子を撮像デバイスとして用いた構成となっている。

【0014】

【発明の実施の形態】以下、本発明の実施の形態について、X-Yアドレス型固体撮像素子である例えばCMOS撮像素子に適用された場合を例に採って図面を参照しつつ詳細に説明する。

【0015】図1は、本発明の第1実施形態に係るCMOS撮像素子を示す概略構成図である。図1において、第1実施形態に係るCMOS撮像素子10は、行列状に2次元配置された単位画素11、垂直走査線12、垂直読み出し走査線13、垂直信号線14、水平選択トランジスタ15、水平信号線16、垂直走査回路17および水平走査回路18を有する構成となっている。

【0016】単位画素11は、フォトダイオード111、読み出しトランジスタ112、フローティングディフュージョン(FD)113、増幅トランジスタ114、垂直選択トランジスタ115および画素リセットトランジスタ116によって構成されている。読み出しトランジスタ112は、ソース電極がフォトダイオード111に、ドレイン電極がフローティングディフュージョン113に、ゲート電極が垂直読み出し走査線13にそれぞれ接続されている。

【0017】増幅トランジスタ114は、ゲート電極がフローティングディフュージョン113に、ドレイン電極が電源VDDに、ソース電極が垂直選択トランジスタ115のドレイン電極にそれぞれ接続されている。垂直選択トランジスタ115は、ゲート電極が垂直走査線12に、ソース電極が垂直信号線14にそれぞれ接続されている。リセットトランジスタ116は、ゲート電極が1行前の垂直読み出し走査線13に、ドレイン電極が電源VDDに、ソース電極がフローティングディフュージョン113にそれぞれ接続されている。

【0018】垂直走査線12は、垂直走査回路17の対応する行の垂直走査パルスφVの出力端に接続されてい

る。垂直読み出し走査線13は、垂直走査回路17の対応する行の垂直読み出し走査パルス ϕVR の出力端に接続されている。垂直信号線14は、水平選択トランジスタ15のドレイン電極に接続されている。水平選択トランジスタ15は、ゲート電極が水平走査回路18の対応する列の水平走査パルス ϕH の出力端に、ソース電極が水平信号線16にそれぞれ接続されている。水平信号線16の端部には、出力端子19が接続されている。

【0019】次に、上記構成のCMOS撮像素子10の基本動作について説明する。まず、光電変換によりフォトダイオード111には信号電荷が蓄積される。この信号電荷は、垂直走査回路17から垂直読み出し走査線13に垂直読み出し走査パルス ϕVR ($\phi VR_1, \dots, \phi VR_m, \dots, \phi VR_N$) が印加され、読み出しトランジスタ112が導通することにより、この読み出しトランジスタ112を通してフローティングディフュージョン113に読み出される。その結果、フローティングディフュージョン113の電位が変化する。

【0020】フローティングディフュージョン113の電位変化は、増幅トランジスタ114のゲート電極に伝えられる。これにより、増幅トランジスタ114には、ゲート電極の電位変化に応じたドレイン電流が信号電流として流れる。そして、この信号電流は、垂直走査回路17から垂直走査線12に垂直走査パルス ϕV ($\phi V_1, \dots, \phi V_m, \dots, \phi V_N$) が印加され、垂直選択トランジスタ115が導通することにより、この垂直選択トランジスタ115を通して垂直信号線14に出力される。

【0021】垂直信号線14に出力された信号電流は、水平走査回路18から水平走査パルス ϕH ($\phi H_1, \dots, \phi H_n, \dots, \phi H_N$) が順次出力され、水平選択トランジスタ15が順に導通することにより、この水平選択トランジスタ15を通して水平信号線16に出力され、さらにこの水平信号線16を通して出力端子19から外部へ出力される。

【0022】続いて、第1実施形態に係るCMOS撮像素子10における広ダイナミックレンジ撮像動作について、図2のタイミングチャートを用いて説明する。

【0023】ある水平走査期間について、その最初にある水平ブランキング期間に、垂直走査回路17からm行目とk行目の各垂直読み出し走査線13にm行目とk行目の垂直読み出し走査パルス $\phi VR_m, \phi VR_k$ が印加され、m行目とk行目の画素の各読み出しトランジスタ112が導通することにより、これら読み出しトランジスタ112を通してm行目とk行目の画素のフォトダイオード111からフローティングディフュージョン113に信号電荷が読み出される。すると、フローティングディフュージョン113には、フォトダイオード111での蓄積時間と入射光量に依存した信号電荷に相当する電位変化が現れる。

【0024】次に水平映像期間に入ると、水平走査回路18から水平走査パルス ϕH が順次出力されることにより、各列の水平選択トランジスタ15が順に選択される。そして、ある列の水平選択トランジスタ15が選択されている期間内に、垂直走査回路17からm行目とk行目の各垂直走査線12にm行目とk行目の垂直走査パルス $\phi V_m, \phi V_k$ が印加され、m行目とk行目の画素の各垂直選択トランジスタ115が導通することにより、これら垂直選択トランジスタ115を通してm行目とk行目の画素の増幅トランジスタ114から垂直信号線14へ、さらに水平走査パルス ϕH によって導通状態になった水平選択トランジスタ15および水平信号線16を通して出力端子19から信号電流 I_{out} が出力される。

【0025】言い換えると、n列目が選択されているときに、その前半にm行目の画素の蓄積電荷に基づく信号電流が出力され、その後半にk行目の画素の蓄積電荷に基づく信号電流が出力される。このような動作が、1列目からN列目(列の最後)まで繰り返されることで、1水平走査期間中にm行目の長時間蓄積信号とk行目の短時間蓄積信号が交互に出力される。

【0026】上述したように、第1実施形態に係るCMOS撮像素子10においては、1フィールドまたは1フレームの中で長時間蓄積信号と短時間蓄積信号を信号線を通して出力し、広ダイナミックレンジ撮像を実現する際に、ある列の信号が出力されるときに、長時間蓄積信号と短時間蓄積信号を交互に出力するようにしたことにより、図2のタイミングチャートから明らかなように、水平映像期間中に不連続なタイミングパルスが立ち上がったり、時間蓄積信号と短時間蓄積信号の間にインターバルが生じたりすることがないため、これらに起因する縦筋状のシステムノイズが発生しなくなる。

【0027】図3は、本発明の第2実施形態に係るCMOS撮像素子を示す概略構成図である。図3において、第2実施形態に係るCMOS撮像素子20は、行列状に2次元配置された単位画素21、2本の垂直走査線22-1、22-2、垂直読み出し走査線23、2本の垂直信号線24-1、24-2、2つの水平選択トランジスタ25-1、25-2、2本の水平信号線26-1、26-2、垂直走査回路27および2つの水平走査回路28-1、28-2を有する構成となっている。

【0028】単位画素21は、フォトダイオード211、読み出しトランジスタ212、フローティングディフュージョン(FD)213、増幅トランジスタ214、2つの垂直選択トランジスタ215-1、215-2および画素リセットトランジスタ216によって構成されている。読み出しトランジスタ212は、ソース電極がフォトダイオード211に、ドレイン電極がフローティングディフュージョン213に、ゲート電極が垂直読み出し走査線23にそれぞれ接続されている。

【0029】増幅トランジスタ214は、ゲート電極がフローティングディフュージョン213に、ドレイン電極が電源VDDに、ソース電極が垂直選択トランジスタ215-1、215-2の各ドレイン電極にそれぞれ接続されている。垂直選択トランジスタ215-1、215-2は、各ゲート電極が垂直走査線22-1、22-2に、各ソース電極が垂直信号線24-1、24-2にそれぞれ接続されている。リセットトランジスタ216は、ゲート電極が1行前の垂直読み出し走査線23に、ドレイン電極が電源VDDに、ソース電極がフローティングディフュージョン213にそれぞれ接続されている。

【0030】垂直走査線22-1、22-2は、垂直走査回路27の対応する行の垂直走査パルス ϕ_{VL} 、 ϕ_{VS} の各出力端に接続されている。ここに、垂直走査パルス ϕ_{VL} は長時間蓄積信号のための走査パルス、垂直走査パルス ϕ_{VS} は短時間蓄積信号のための走査パルスである。垂直読み出し走査線23は、垂直走査回路27の対応する行の垂直読み出し走査パルス ϕ_{VR} の出力端に接続されている。

【0031】垂直信号線24-1、24-2は、水平選択トランジスタ25-1、25-2の各ドレイン電極に接続されている。水平選択トランジスタ25-1、25-2は、各ゲート電極が水平走査回路28-1、28-2の対応する列の水平走査パルス ϕ_H の各出力端に、各ソース電極が水平信号線26-1、26-2にそれぞれ接続されている。水平信号線26-1、26-2の各端部には、出力端子29-1、29-2がそれぞれ接続されている。

【0032】上記構成の第2実施形態に係るCMOS撮像素子20の基本動作については、第1実施形態に係るCMOS撮像素子10の場合と基本的には同じであるので、ここではその説明を省略する。

【0033】次に、第2実施形態に係るCMOS撮像素子20における広ダイナミックレンジ撮像動作について、図4のタイミングチャートを用いて説明する。

【0034】ある水平ブランキング期間中に、垂直走査回路27からm行目の垂直読み出し走査線23に長時間蓄積信号を出力するm行の垂直読み出し走査パルス ϕ_{VR_m} が印加され、k行目の垂直読み出し走査線23に短時間蓄積信号を出力するk行の垂直読み出し走査パルス ϕ_{VR_k} が印加され、m行目とk行目の画素の各読み出しトランジスタ212が導通する。

【0035】これにより、これら読み出しトランジスタ212を通して、m行目の画素のフォトダイオード211からは長時間蓄積による信号電荷がフローティングディフュージョン213に、k行目の画素のフォトダイオード211からは短時間蓄積による信号電荷がフローティングディフュージョン213にそれぞれ読み出される。その結果、m行目の画素のフローティングディフュージョン213には長時間蓄積による信号電荷に相当する電位変化が、k行目の画素のフローティングディフュ

ージョン213には短時間蓄積による信号電荷に相当する電位変化がそれぞれ現れる。

【0036】次に水平映像期間に入ると、水平走査回路28-1、28-2の各々から水平走査パルス ϕ_H が順次出力されることにより、各列の水平選択トランジスタ25-1、25-2が順に選択される。そして、ある列の水平選択トランジスタ25-1、25-2が選択されている期間に、垂直走査回路27からm行目の垂直走査線22-1に長時間蓄積信号用の垂直走査パルス ϕ_{VL} が印加され、k行目の垂直走査線22-2に短時間蓄積信号用の垂直走査パルス ϕ_{VS_k} が印加されると、m行目の画素の垂直選択トランジスタ215-1とk行目の画素の垂直選択トランジスタ215-2が導通する。

【0037】これにより、垂直選択トランジスタ215-1を通してm行目の長時間蓄積信号（信号電流）が垂直信号線24-1に、垂直選択トランジスタ215-2を通してk行目の短時間蓄積信号（信号電流）が垂直信号線24-2にそれぞれ出力される。さらに、m行目の長時間蓄積信号は水平走査パルス ϕ_H によって導通状態になった垂直選択スイッチ25-1および水平信号線26-1を通して出力端子29-1から信号出力Iout1として、k行目の短時間蓄積信号は水平走査パルス ϕ_H によって導通状態になった垂直選択スイッチ25-2および水平信号線26-2を通して出力端子29-2から信号出力Iout2としてそれぞれ出力される。

【0038】すなわち、水平映像期間に入り、垂直走査回路27から長時間蓄積信号用の垂直走査パルス ϕ_{VL} および短時間蓄積信号用の垂直走査パルス ϕ_{VS_k} が出力され、また水平走査回路28-1、28-2から水平走査パルス ϕ_H が順次出力されることにより、m行n列の長時間蓄積信号が垂直信号線24-1、水平選択トランジスタ25-1および水平信号線26-1を通して出力端子29-1から信号出力Iout1として出力され、k行n列の短時間蓄積信号が垂直信号線24-2、水平選択トランジスタ25-2および水平信号線26-2を通して出力端子29-2から信号出力Iout2として出力される。

【0039】このような動作を、垂直走査回路27による垂直走査、水平走査回路28-1、28-2による水平走査によって繰り返すことにより、信号出力Iout1として長時間蓄積信号が、信号出力Iout2として短時間蓄積信号が別々の出力端子29-1、29-2から同時に得られる。このとき、それぞれの出力端子29-1、29-2から出力される各信号は、広ダイナミックレンジ撮像動作を行わない撮像素子と同じ出力信号周波数になる。

【0040】上述したように、第2実施形態に係るCMOS撮像素子20においては、1フィールドまたは1フレームの中で長時間蓄積信号と短時間蓄積信号を信号線を通して出力し、広ダイナミックレンジ撮像を実現するに当り、画素が信号を出力する信号線を2系統設け、長時間蓄積信号と短時間蓄積信号とを別々の出力端子29

-1, 29-2から出力するようにしたことにより、撮像素子の駆動周波数、即ち信号出力周波数を広ダイナミックレンジ撮像動作を行わない撮像素子と同じにできるため、消費電力の増大やSN比の劣化を防ぐことができる。

【0041】また、図4のタイミングチャートから明らかなように、水平映像期間中に不連続なタイミングパルスが立ち上がったたり、時間蓄積信号と短時間蓄積信号の間にインターバルが生じたりすることがないため、第1実施形態の場合と同様に、これらに起因する縦筋状のシステムノイズが発生しなくなるという作用効果も得られる。

【0042】なお、上記第2実施形態に係るCMOS撮像素子20においては、上述した説明から明らかなように、同時に出力される長時間蓄積信号と短時間蓄積信号が違う行の信号であるために、同じ行の長時間蓄積信号と短時間蓄積信号を同時化する必要がある。それを実現するための信号処理系を備えた本発明に係るカメラシステムを図5に示す。

【0043】図5から明らかなように、本発明に係るカメラシステムは、第2実施形態に係るCMOS撮像素子20、レンズ31および信号処理回路32を有する構成となっている。このカメラシステムにおいて、レンズ31は被写体(図示せず)からの像光をCMOS撮像素子20の撮像面上に結像させる。CMOS撮像素子20は、撮像面上に結像された像光に基づいて先述した長時間蓄積信号を出力Iout1として、短時間蓄積信号を出力Iout2として出力する。

【0044】信号処理回路32は、同じ行の長時間蓄積信号と短時間蓄積信号を同時化するためのラインメモリ321と、このラインメモリ321によって同時化された長時間蓄積信号と短時間蓄積信号を加算する加算器322とを有している。ラインメモリ321は、FIFO(First In First Out)メモリであり、CMOS撮像素子20から同時に出力される長時間蓄積信号と短時間蓄積信号がそれぞれ、m行目の画素からのものとk行目の画素からのものであれば、(m-k)ライン分のメモリ容量を持つ。

【0045】すなわち、m行目の画素からの長時間蓄積信号Iout1をラインメモリ321を通すことにより、この長時間蓄積信号Iout1と同一の行で、かつ(m-k)ライン相当の時間の後にk行目の画素からの長時間蓄積信号と同時に出力される短時間蓄積信号Iout2に時間を合わせる(同時化する)ことができる。そして、この同時化された同一の行の長時間蓄積信号と短時間蓄積信号を加算器で加算して映像信号OUTとして出力する。

【0046】なお、本例では、第2実施形態に係るCMOS撮像素子20を撮像デバイスとして用いた構成のカメラシステムについて説明したが、第1実施形態に係る

CMOS撮像素子10を撮像デバイスとして用いたカメラシステムとすることも可能である。この場合には、CMOS撮像素子10の信号出力系は1系統であり、図2のタイミングチャートから明らかなように、垂直走査パルスφVの1/2周期で長時間蓄積信号と短時間蓄積信号が交互に出力されることから、これらを分離しつつその一方を垂直走査パルスφVの1/2周期相当の遅延時間を持つ遅延回路を通すことで同時化できる。

【0047】

【発明の効果】以上説明したように、本発明によれば、1フィールドまたは1フレームの中で長時間蓄積信号と短時間蓄積信号を信号線を通して出力し、広ダイナミックレンジ撮像を実現する際に、ある列の信号が出力されるときに、長時間蓄積信号と短時間蓄積信号を交互に出力するようにしたことにより、水平映像期間中に不連続なタイミングパルスが立ち上がったたり、時間蓄積信号と短時間蓄積信号の間にインターバルが生じたりすることがないため、これらに起因する縦筋状のシステムノイズが発生しなくなる。

【0048】また、1フィールドまたは1フレームの中で長時間蓄積信号と短時間蓄積信号を信号線を通して出力し、広ダイナミックレンジ撮像を実現するに当り、画素が信号を出力する信号線を2系統設け、長時間蓄積信号と短時間蓄積信号とを別々に出力するようにしたことにより、撮像素子の駆動周波数、即ち信号出力周波数を広ダイナミックレンジ撮像動作を行わない撮像素子と同じにできるため、消費電力の増大やSN比の劣化を防ぐことができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態を示す概略構成図である。

【図2】第1実施形態の動作説明のためのタイミングチャートである。

【図3】本発明の第2実施形態を示す概略構成図である。

【図4】第2実施形態の動作説明のためのタイミングチャートである。

【図5】本発明に係るカメラシステムを示す概略構成図である。

【図6】撮像素子の入射光量と出力信号量の関係を示す入出力特性図である。

【図7】従来例の動作説明のためのタイミングチャートである。

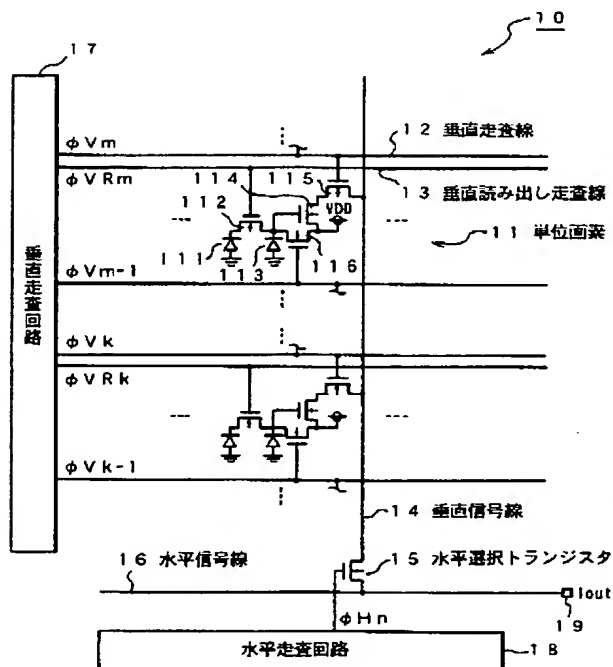
【符号の説明】

10, 20…CMOS撮像素子、11, 21…単位画素、12, 22-1, 22-2…垂直走査線、14, 24-1, 24-2…垂直信号線、15, 25-1, 25-2…水平選択トランジスタ、16, 26-1, 26-2…水平信号線、17, 27…垂直走査回路、18, 28-1, 28-2…水平走査回路、111, 211…フォトダイオード、

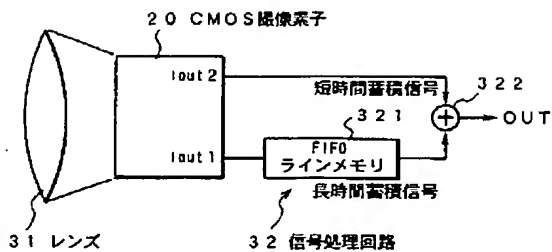
112, 212...読み出しトランジスタ、113, 213...フローティングディフュージョン(FD)、114, 214...増幅トランジスタ、115, 215-1, 2

15-2...垂直選択トランジスタ、116, 216...画素リセットトランジスタ

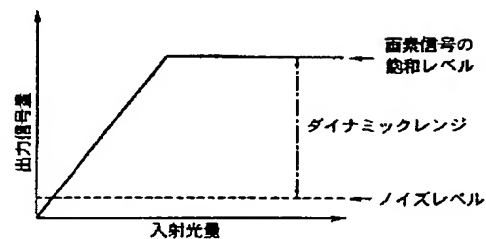
【図1】



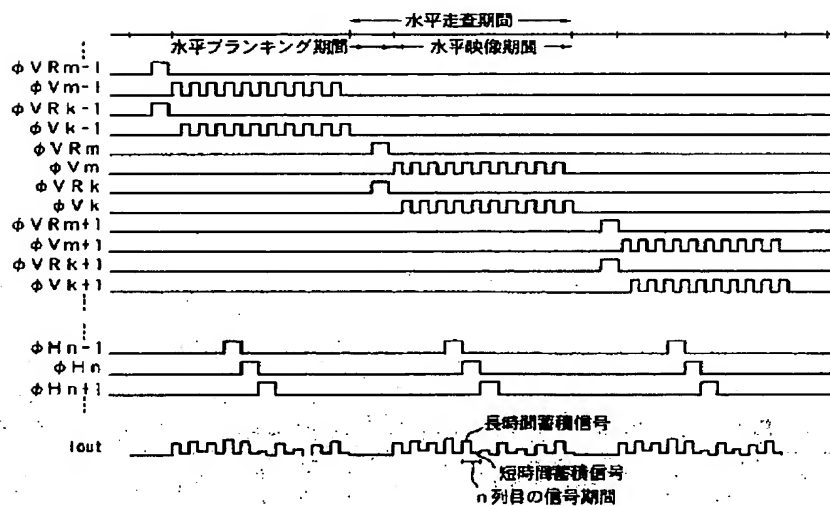
【図5】



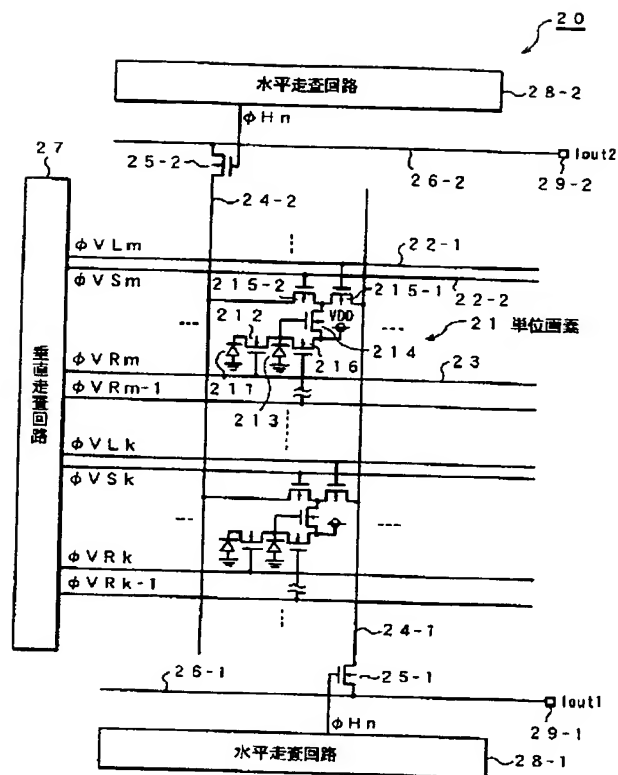
【図6】



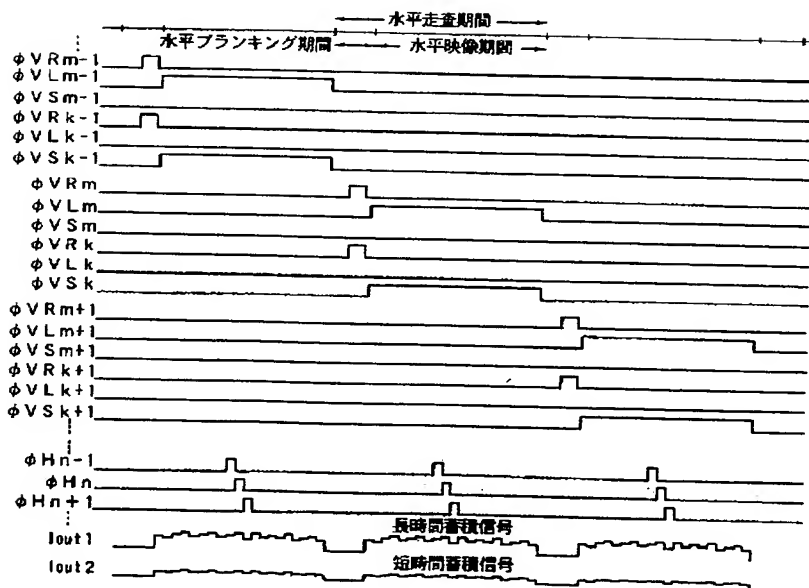
【図2】



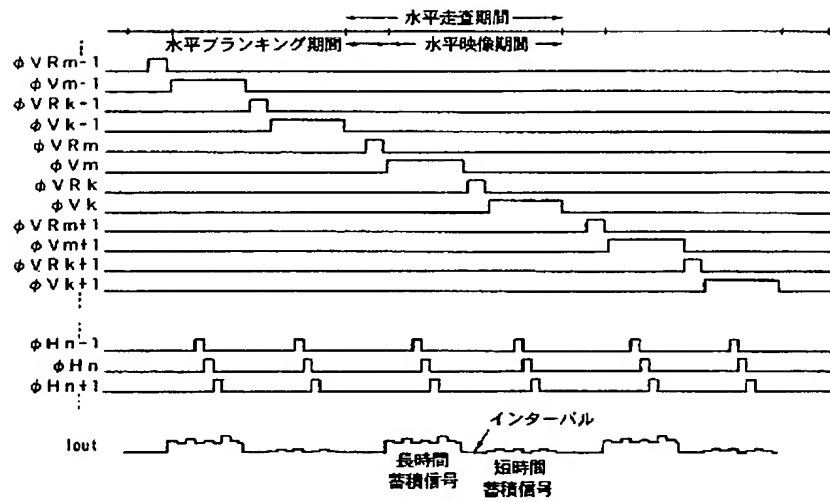
【図3】



【図4】



【図7】



THIS PAGE BLANK (USPTO)